BFD

线路报文帧格式如下：ETH+ETYPE+LSP+PW（或者GAL）+ACH+BFD PDU

FTMH + PPH + ETH+ETYPE+LSP+PW（或者GAL）+ACH+BFD PDU

**FTMH头共9字节**，格式如下：

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Bit 71:58 | Bit 57:55 | Bit 54:39 | Bit 38:27 | Bit 26:25 | Bit 24:0 |
| 包长 | 包优先级 | 入包系统端口号 | FPGA  不关心 | **0:No pph**  **1:pph**  **2:oam\_ts**  **3:oam\_ts+ pph** | FPGA不关心 |

表4-1 FTMH头格式

注：

1、Bit 71:58：代表包括私有头在内的报文长度；

2、Bit 57:55：代表上送报文的优先级，驱动要配置为7；

3、Bit 54:39：代表报文的入包系统端口号；

4、Bit 26:25：驱动填1，代表FTMH后面有PPH头。

5、其它字段FPGA不关心。

**PPH 头= PPH Base头（固定为7B）+ PPH Extension（0~16B）**，PPH头格式暂不公开，驱动根据需求提供相关字段给FPGA，此时FPGA根据收到报文的PPH Base头的高4个Bit算出PPH Extension 头的长度，FPGA只需获取PPH总长度即可， 其它字段FPGA不关心。

|  |  |  |  |
| --- | --- | --- | --- |
| **PPH BASE Header** | | | |
| **Name** | **Size** | **Bits** | **Extension Size** |
| EEI Extension Flag | 1 | 55 | 0x0:0B，0x1:3B |
| Learn Extension Flag | 1 | 54 | 0x0:0B，0x1:5B |
| Forward Edit Flag | 2 | 53:52 | 0x0:0B |
| 0x1:3B |
| 0x2:5B |
| 0x3:8B |

FPGA侧报文格式如下：

帧结构：PTCH + ITMH + ETH+ETYPE+LSP+PW（或者GAL）+ACH+BFD PDU

PTCH-2头共2字节，格式如下：

|  |  |  |  |
| --- | --- | --- | --- |
| Bit  15 | Bit 14:12 | Bit 11:8 | Bit 7:0 |
| 0：带ITMH；  1：不带ITMH； | 0x7 | FPGA不关心 | 入包源本地端口号 |

此时PTCH-2为：

|  |  |  |  |
| --- | --- | --- | --- |
| Bit 15 | Bit 14:12 | Bit 11:8 | Bit 7:0 |
| 0 | 0x7 | 0 | ARAD连接FPGA的OAM端口ID |

注：

1、Bit 15：固定为0，代表 PTCH-2后面是ITMH头；

2、Bit 14:12：固定为7；

3、Bit 11:8：暂时没用到，默认为0；

4、Bit 7:0：为ARAD连接FPGA的OAM端口ID 。

ITMH头共4字节，格式如下：

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Bit 31:30 | Bit 29:25 | Bit 24:22 | Bit 21:29 | Bit 18:16 | Bit 15:0 |
| 0：无扩展头；  1：有PPH；  2：有OAM\_TS；  3：有PPH + OAM\_S； | FPGA不关心 | TC即转发优先级 | FPGA不关心 | 目的地类型。  固定为0XC以表示目的地用系统端口号标明 | 包目的地信息。当前就是DstSysPort。 |

ITMH则仅TC和 DstSysPort需输入，比特19:16固定为0XC，其他信息都固定为0。